

CLAD MATERIAL

Patent Number: JP63102326
Publication date: 1988-05-07
Inventor(s): ABE MASAHIKO; others: 02
Applicant(s):: HITACHI CABLE LTD
Requested Patent: JP63102326
Application Number: JP19860249308 19861020
Priority Number(s):
IPC Classification: H01L21/52
EC Classification:
Equivalents:

Abstract

PURPOSE: To simply but accurately perform a soldering work in the manufacture of a semiconductor device by a method wherein a solder layer of a specific thickness is formed on the prescribed part on one side or both sides of the clad material of a copper-inver-copper three layer structure.

CONSTITUTION: A CIC (copper 3/inver 4/copper 5) clad material 2 having excellent heat dissipating property and excellent conductivity is used as a base material. At this point, the invar 4 is the alloy containing Fe and about 36.5% of Ni, and it has the characteristics of low coefficient of thermal expansion. Solder layers 6 and 6 are formed on the whole surface of both sides of the CIC clad material 2. The thickness of the solder layers is to be 20-150µm. The form of the clad material is to be a belt-like long-sized form taking into consideration of handling convenience and the like of the material. When a semiconductor device is assembled using said clad material, the works such as the cutting, positioning, placing and the like of a solder sheet are unnecessitated, and the productivity of the semiconductor device can be improved.

Data supplied from the esp@cenet database - I2

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-102326

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)5月7日

H 01 L 21/52

B-8728-5F

審査請求 未請求 発明の数 1 (全5頁)

⑬ 発明の名称 クラッド材

⑯ 特 願 昭61-249308

⑰ 出 願 昭61(1986)10月20日

⑱ 発 明 者 阿 部 雅 彦 茨城県日立市助川町3丁目1番1号 日立電線株式会社電線工場内
⑱ 発 明 者 吉 田 善 一 茨城県日立市助川町3丁目1番1号 日立電線株式会社電線工場内
⑱ 発 明 者 堀 井 文 夫 茨城県日立市助川町3丁目1番1号 日立電線株式会社電線工場内
⑲ 出 願 人 日立電線株式会社 東京都千代田区丸の内2丁目1番2号
⑳ 代 理 人 弁理士 渡辺 望 絵

明 細 書

1. 発明の名称

クラッド材

2. 特許請求の範囲

(1) 銅/インバー/銅なる3層構造のクラッド材の片面または両面の所定部分に、厚さ20～150μmの半田層を形成してなることを特徴とするクラッド材。

(2) 前記クラッド材は帯状長尺物である特許請求の範囲第1項に記載のクラッド材。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は、主に半導体デバイスにおける半導体チップ(パワー素子)とアルミナ間の支持電極の材料として使用されるクラッド材に関する。

<従来の技術>

近年パワー半導体デバイスの高集積化、大容量化に伴ない、パワー素子の実装法はますます多岐にわたっている。

このような状況に対応するパワー素子搭載用電

極材料としては、(1)パワー素子の稼働時に発生する熱を速やかに拡散させるために熱伝導性の良いこと、(2)発明に伴う電極材料と素子間の熱応力を抑えるように、熱膨張係数が素子その他構成材料との間で整合がとれていること、(3)寸法精度の高い加工が容易であること、(4)更に素子の接合が容易であること、などの性質が要求される。

そこで、通常パワー素子は電極材料としての銅板と、その上に熱膨張係数整合用のMo、Wを介してはんだ付けされることが多い。しかしMo、Wは資源的に稀少で製造コストも高いため、かねてからその代替材料が望まれていた。

このような状況に鑑み、Mo、Wの役目を兼ね備えた電極材料として、熱伝導の良好な無酸素銅と熱膨張の少ないインバー(Fe-約36.5%Ni合金)からなる銅/インバー/銅3層クラッド材(以下、CICクラッド材と略す)が提案されている。

このようなCICクラッド材を用いた半導体デバ

イスの構成を第8図に示す。同図に示すように、半導体デバイス1'はヒートシンクである銅板8上にアルミナ7、CICクラッド材2およびパワー素子(半導体チップ)9が順次半田シート6'を介して重ねられこれらを半田付けした構成となっている。

このような半導体デバイス1'の製造(組立て)においては、例えばCICクラッド材2上の半田付けする部分にクリーム状半田を塗布し、あるいは所定形状に切断したシート状の半田6'を位置決めして載せ、その上にパワー素子9を載せて半田付けを行っている。

しかるにこのような製造方法では、次のような欠点がある。

- ① CICクラッド材と同一の形状または半田付けする範囲に対応した形状に半田シート材を切断しなければならない。
- ② 半田シート6'の位置決めに手間と時間がかかる。
- ③ 半田は、軟質のため取扱が難しく、半田シー

以下、本発明のクラッド材を添付図面に示す好適実施例について詳細に説明する。

第1図～第6図は、本発明のクラッド材の構成例を示す斜視図である。これらの図に示すように本発明のクラッド材は、好ましくは帯状長尺物であって、基材としてのCICクラッド材2の片面または両面に半田層6を形成、好ましくはクラッドした4層または5層構造のクラッド材である。

クラッド材とは、異種金属を金属学的に接合一体化した材料のことをいい、本発明では、基材として熱放散性に優れかつ導電性に優れているCICクラッド材2、即ち銅3/インバー4/銅5なる3層構造のクラッド材を用いる。

ここでインバー4はFe-約36.5%Ni合金であり、熱膨張係数が低いという特性を有する。

また、銅3、4は熱伝導体の良好な無酸素銅を用いるのが好ましいが、Sn入り銅、Ag入り銅等の銅系合金を用いてもよい。

なお、CICクラッド材2の構成比は特に限定されないが特に銅3:インバー4:銅5=1:1:

ト6'の曲り等の変形が生じ易いので半田付けの収留りが低下する。

- ④ 半田付けの個所が多いため、工程数が多くなる。

そこで、半導体デバイスの製造における半田付けの合理化が望まれている。

<発明が解決しようとする問題点>

本発明の目的は、上述した従来技術の欠点を解消し、半導体デバイスの製造(組立て)において簡易かつ確実に半田付けをすることができクラッド材を提供することにある。

<問題点を解決するための手段>

このような目的は、以下の本発明によって達成される。

即ち、銅/インバー/銅なる3層構造のクラッド材の片面または両面の所定部分に、厚さ20～150μmの半田層を形成してなることを特徴とするクラッド材を提供するものである。

また、前記クラッド材は帯状長尺物であるのがよい。

1(インバーの体積率が33.3%)程度とするのが熱放散性に優れる(Mo使用の場合と同程度)ので好ましい。

第1図に示す例えば、上述したCICクラッド材2の両面全面に半田層6、8を形成(クラッド)した構成となっている。なお、半田層6は、CICクラッド材2の両面形成、片面形成のいずれでもよい。

また、半田層6をCICクラッド材2の片面または両面の全面にわたって形成(クラッド)する場合の他、CICクラッド材2の必要部分(例えばパワー素子9を半田付けする部分)にのみ形成(クラッド)することも可能である。これをインレイクラッドというが、このインレイクラッドは、機能的にも材料費の面からも有利である。

このような半田層6をCICクラッド材2に対して部分的に形成(クラッド)したパターンを第2図～第6図に例示する。

第2図はシングルオーバーレイタイプ、第3図はダブルオーバーレイタイプ、第4図は2条インレイ

タイプ、第5図はシングルエッジレイタイプ、第6図はダブルエッジレイタイプのクラッド材を示す。このような本発明のクラッド材においては、半田層6がCICクラッド材2の銅3、5に埋設されており、銅3、5の表面と半田層6の表面が同一レベルにある。

なお、本発明のクラッド材における半田層6の形成パターンは、上述したものに限らず、上述した構成のものを任意に組み合わせたものまたはその他の構成のものでもよい。

このような半田層6の厚さは20～150 μ mとするのがよい。その理由は、厚さが20 μ m未満であると半田付の接着強度が低下し、厚さが150 μ mを超えると半導体チップが半田中に埋没してしまうからである。なお、半田層6の厚さが上記範囲内であれば、半田層6を形成する各部分（例えばCICクラッド材2の表面と裏面）によってその厚さが異なってもよい。

例えば、パワー素子（半導体チップ）9を半田付けする側の半田層6の厚さを20～70 μ m、よ

り扱いがし易いという点で半田線を用いるのが有利であるが、半田層6が比較的広い幅を必要とする場合には、リボン状の半田を用いるのがよい。

<作用>

以下、本発明のクラッド材の作用を説明する。

第8図に示すように、半田層6が形成されていないCICクラッド材2を用いて半導体デバイス1の組立てを行う従来法では、銅板8上に①所定形状に切断した半田シート6'を位置決めして載置し（またはクリーム状半田の塗布）、②その上にアルミナ7を載置し、③その上に所定形状に切断した半田シート6'を位置決めして載置し（またはクリーム状半田の塗布）、④その上にCICクラッド材2を載置し、⑤該CICクラッド材2上のパワー素子9を接着する部分に、所定形状に切断した半田シート6'を位置決めして載置し（またはクリーム状半田の塗布）、⑥その上にパワー素子9を載置し、⑦これらを加熱して半田シート6'を溶融せしめ、半田付けを行うものである。

これに対して、第7図に示すように、本発明の

り好ましくは40～50 μ mとし、銅板（基板）8側の半田層6の厚さを70 μ m～150 μ m、より好ましくは100 μ m前後とすることができる。

また、半田層6を構成する半田は、Pb-5%SnをはじめPb-60%Sn、Pb-5%Sn-2.5%Ag等、半導体チップの実装に用いることができるものであればいかなるものでもよい。

なお、本発明のクラッド材の形態としては、取り扱い上の点などを考慮して、帯状長尺物とするのが好ましいが、これを適当な長さに切断して1ピース毎にしたものでもよい。

本発明のクラッド材は例えば次のような方法により製造される。

通常の方法により基材であるCICクラッド材2を製造し、該CICクラッド材2の片面または両面に半田をロール圧着する。

前記第2図～第6図に示す半田インレイクラッド材を製造する場合には、予め製造したCICクラッド材2にリボン上の半田または半田線を位置合せしてロール圧着する。製造工程中での材料の取

クラッド材を用いて半導体デバイス1の組立てを行う場合には、CICクラッド材2に予め半田層6、6が形成されているため、上記①、②の工程の後、アルミナ7上に本発明のクラッド材を載置し、次いで上記⑤、⑦の工程を行えばよい。

従って、本発明のクラッド材を用いて半導体デバイスの組立てを行えば、上記⑤および⑦の半田シートの切断、位置決めおよび載置（またはクリーム状半田の塗布）といっためんどろな作業が不要となり、半導体デバイスの生産性が向上する。

<発明の効果>

本発明のクラッド材によれば、CICクラッド材の片面または両面に予め半田層が形成されているので、これを用いて半導体デバイスの製造（組立て）を行った場合には、従来の製造方法のように、半田シートの切断、位置決めおよび載置（またはクリーム状半田の塗布）といっためんどろな作業が不要となる。その結果、製造工程数の減少、製造時間の短縮が図られ、半導体デバイスの

生産性が向上するとともに、デバイス製造（組立て）の自動化にも対応することが可能となる。

また、半田シートの挿入ミスや、半田シートの曲り等の変形による半田付けの歩留り低下が生じないことにより、デバイスの信頼性が向上する。

4. 図面の簡単な説明

第1図、第2図、第3図、第4図、第5図および第6図は、各々本発明のクラッド材の構成例を示す斜視図である。

第7図は、本発明のクラッド材を用いて組立てた半導体デバイスの正面図である。

第8図は、従来のCICクラッド材を用いて組立てた半導体デバイスの正面図である。

符号の説明

- 1、1' ー半導体デバイス、
- 2 ーCICクラッド材、
- 3、5 ー銅、
- 4 ーインバー、
- 6 ー半田層、
- 6' ー半田シート、

7 ーアルミナ、

8 ー銅板、

9 ーパワー素子（半導体チップ）

出願人 日立電線株式会社

代理人 弁理士 渡辺 望 松



FIG. 1

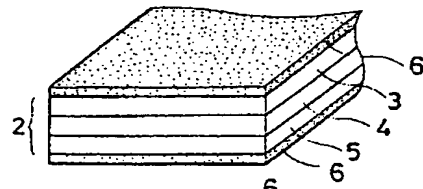


FIG. 2

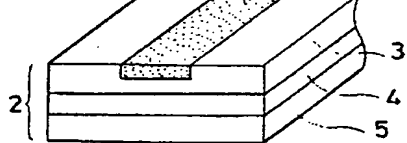


FIG. 3

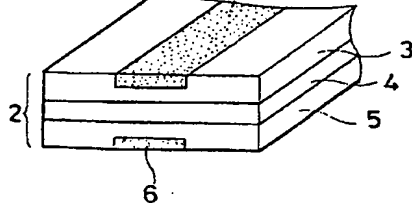


FIG. 4

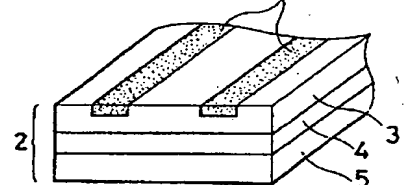


FIG. 5

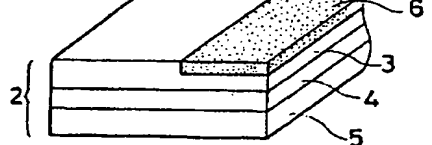


FIG. 6

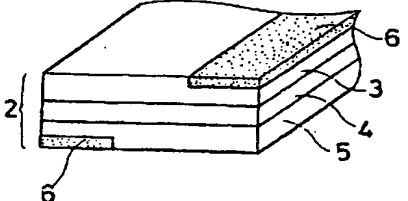


FIG. 7

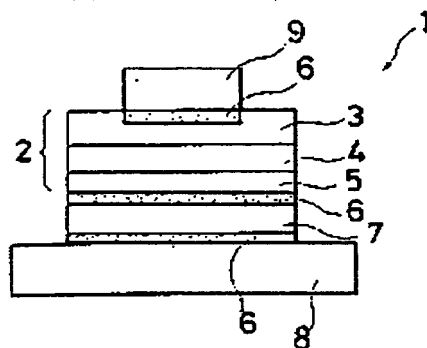


FIG. 8

